

### 概述

C\*CORE™ C310S 是完全可综合的 32 位嵌入式 RISC CPU，主要特点包括：低功耗，高性能，高代码密度。特别适用于手提设备(PDA、移动电话)、通讯设备（无线局域网、路由器）、汽车工业（ABS、安全气囊、电喷控制、刹车控制）、家用电器以及众多的工业过程控制。

与 C210DS 相比，C310S 通过集成整数阵列乘法器、增强流水线的存取操作、加大指令缓冲扩展了 C210DS 系列的指令集与功能。

### 特色与模式

- 32 位读取/存储 RISC 架构
- 高效的 4 级流水线结构
- 固定长度的 16 位指令集
- 支持字节、半字和字存取
- 16 个 32 位的通用寄存器
- 多数指令单周期操作
- 32×16 硬件乘法器
- 为 16 位存储器和猝发的存储设备提供优化的接口
- 特殊跳转模式用于提高跳转的效率
- 超级以及普通用户两种工作模式
- 附加 16 个 32 位的交替寄存器用于快速中断
- 支持基于 JTAG 标准的 OnCe

### 技术参数

- 工作频率：100MHz
- 功耗：0.28 mW/MHz
- 晶体管数：313K
- 测试方法：LBIST
- 尺寸：1.0 mm<sup>2</sup>
- 标准库：SMIC 0.18um (WCS, 1.62V, 120C)
- 总线类型：C\*CORE™ Local Bus (CLB)
- 扫描类型：Mux D Scan-flop

### 可交付项

- Function model
- Timing model
- Layout model
- 文档

### 系统结构图

